

« ( . .) . .»

« »  
( )  
8  
«28 » 2021 .

« »  
\_\_\_\_\_/\_\_\_\_\_  
«\_\_» \_\_\_\_\_ 20\_\_ .

« .02 »

09.02.06 « \_\_\_\_\_  
\_\_\_\_\_ »

«

• » \_\_\_\_\_

• • \_

2, ,

\_\_\_\_\_ .02 \_\_\_\_\_

09.02.06 « \_\_\_\_\_ »

.

.....  
.....  
.....  
.....  
.....  
.....  
.....

— , , . . :  
— / ;  
— , ; , ,  
— ; , ; ,  
— , ; ; ,  
— , ; , , ,  
— , , .  
— « .02  
— » : ;  
— ;  
— ;  
— ;  
— ;  
— ; ;  
— ; ;  
— ; ;  
— ; ;

- ;  
- ;  
- ;  
- ;  
- ;  
- ;  
- ;

1 ,

2 ,

3 .

4 ,

, 5 ,

. 9

. 10.

1.3 .

- 1.4 -

2.4 .

,

3.1 ,

- .

3.2

3.3 ,

3.5 ,

3.6

,

.

( , . .)- 404.  
**09.02.06** «

»

( , ), ( , ),

2-5 .

—  
—  
—  
—

—

,

,

;

,

—

,

,

,

.



Наиболее часто в цифровых схемах применяются логические элементы, реализующие следующие логические функции:

1. *Инвертор* – реализует функцию логического отрицания или инверсии, которая часто обозначается как НЕ. Инвертор осуществляет дополнение логического состояния, т.е. логическая 1 на входе вызывает логический 0 на выходе и наоборот. На условно-графическом обозначении (УГО) инверсия показывается кружком (рис. 1.1)

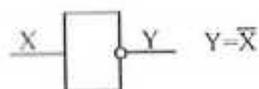


Рис. 1.1. УГО инвертора

Логические функции могут задаваться различными способами, из которых наиболее часто используются три:

- аналитическое представление функции (для НЕ –  $Y = \bar{X}$ );
- табличный способ (функция задается в виде таблицы истинности), рис. 1.2;

X	Y
0	1
1	0

Рис. 1.2. Таблица истинности логического элемента НЕ

- при помощи временных диаграмм (рис. 1.3).

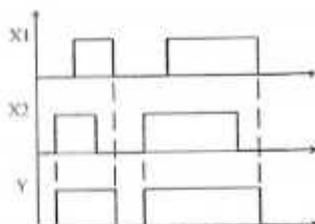


Рис. 1.3. Временная диаграмма логического элемента ИЛИ

2. *Логический элемент ИЛИ* – реализует функцию логического сложения (дизъюнкции). На выходе элемента ИЛИ появляется логическая 1, если хотя бы один его вход находится в состоянии логической 1 (рис. 1.4).

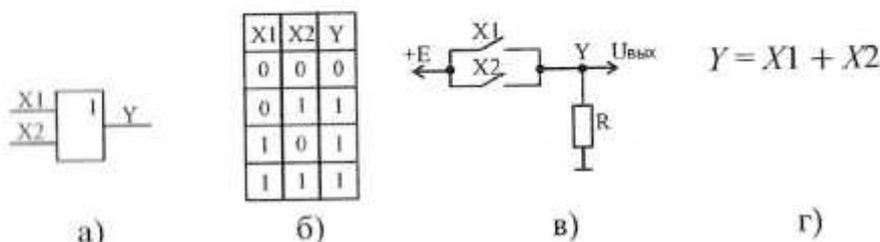


Рис. 1.4. Логический элемент ИЛИ: а) УГО; б) таблица истинности; в) контакторный эквивалент; г) аналитическое представление функции

3. *Логический элемент И* – реализует функцию логического умножения (конъюнкции). На выходе элемента появляется логическая 1, если все его входы находятся в состоянии логической 1 (рис. 1.5).

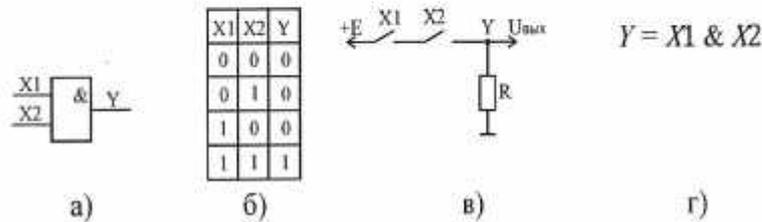


Рис. 1.5. Логический элемент И: а) УГО; б) таблица истинности; в) контакторный эквивалент; г) аналитическое представление функции

4. *Логический элемент И-НЕ (Штрих Шеффера)*. На выходе элемента появляется логический 0, если все входы находятся в состоянии логической 1. Любая другая комбинация входов вызывает появление на выходе логической 1 (рис. 1.6).

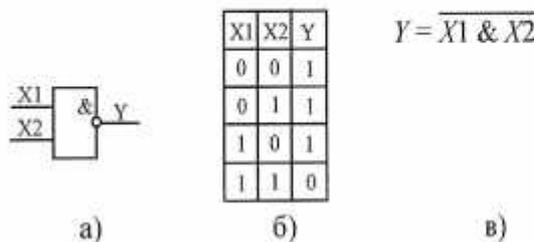


Рис. 1.6. Логический элемент И-НЕ: а) УГО; б) таблица истинности; в) аналитическое представление функции

5. *Логический элемент ИЛИ-НЕ (Стрелка Пирса)*. На выходе элемента появляется логическая 1, если все его входы находятся в состоянии логического 0. Любая другая комбинация входов вызывает появление на выходе логического 0 (рис. 1.7).

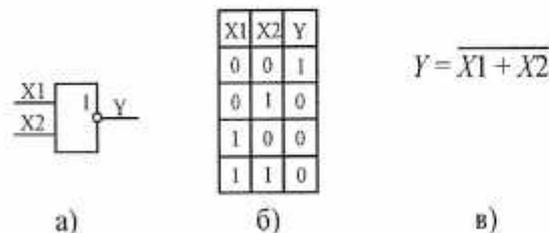


Рис. 1.7. Логический элемент ИЛИ-НЕ: а) УГО; б) таблица истинности; в) аналитическое представление функции

Элементы И-НЕ и ИЛИ-НЕ являются универсальными или базовыми элементами, так как при помощи таких элементов можно представить любой другой логический элемент.

6. *Логический элемент исключающее ИЛИ* (рис. 1.8). На выходе элемента исключающее ИЛИ присутствует логическая 1, если состояния входов неравновзначны, поэтому элемент исключающее ИЛИ называют ещё элементом неравновзначности.

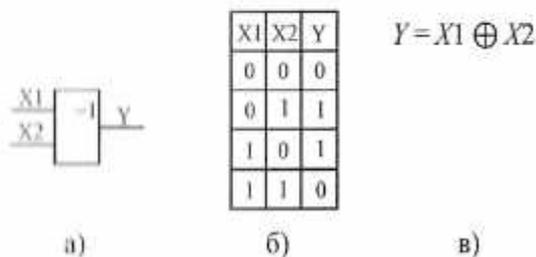
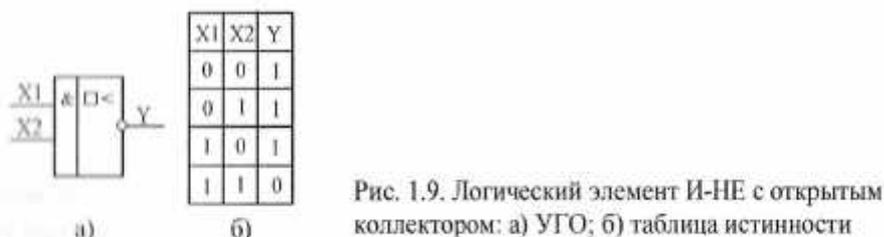


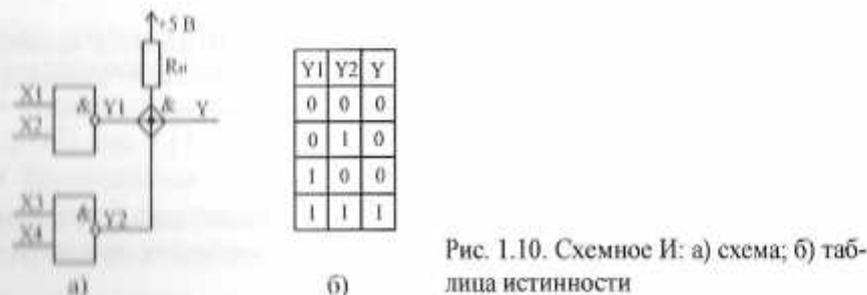
Рис. 1.8. Логический элемент исключающее ИЛИ: а) УГО; б) таблица истинности; в) аналитическое представление функции

7. *Логический элемент И-НЕ с открытым коллектором* (рис. 1.9). При его применении необходимо выход элемента подтягивать постоянным сопротивлением к шине +5 В.



Отметим, что инверторы имеют только один вход, элемент исключающее ИЛИ – два входа, а все остальные логические элементы могут иметь, в общем случае,  $n$ -входов.

8. *Схемное И*. Выходы нескольких элементов с открытым коллектором возможно соединить с общей нагрузкой  $R_H$  (рис. 1.10).



Такое соединение позволяет реализовать логическую функцию И. В точке объединения выходов  $Y1$  и  $Y2$ , напряжение высокого уровня появляется при условии  $Y1 = Y2 = 1$  (выходные транзисторы логических элементов находятся в состоянии отсечки). Такую схему ещё называют «монтажное И», «проволочное И» и часто используют для увеличения числа входов логического элемента И.

По принципу действия все логические устройства делятся на два класса: комбинационные и последовательностные.

Комбинационными устройствами или автоматами без памяти называют логические устройства, выходные сигналы которых однозначно определяются только действующей в настоящий момент на входе комбинацией переменных и не зависят от значений переменных, действовавших на входе ранее.

Последовательностными устройствами, или автоматами с памятью, называют логические устройства, выходные сигналы которых определяются не только действующей в настоящий момент на входе комбинацией переменных, но и всей последовательностью входных переменных, действовавших в предыдущие моменты времени.

#### **Статические характеристики и динамические параметры логических элементов.**

Амплитудно-передаточная характеристика логического элемента соответствует характеристике инвертирующего усилителя. Она измеряется при подаче на все входы элемента, кроме исследуемого, пассивных логических уровней и характеризует изменение напряжения на выходе элемента при плавном изменении от 0 до  $U_{п}$  напряжения на исследуемом входе, при условии, что нагрузка на выходе остается постоянной.

Выходная характеристика отражает изменение выходного напряжения логического элемента при изменении тока, протекающего в цепи нагрузки при неизменной комбинации входных логических переменных.

Входная характеристика отражает зависимость входного тока одного из входов логического элемента от изменения его входного напряжения при условии, что на все остальные входы поданы значения пассивного логического уровня, а нагрузка на выходе постоянна.

Динамические параметры логических элементов: время задержки распространения и длительность переключения выходного сигнала.

Временем задержки распространения называется временной интервал между перепадами входного и выходного напряжений, измеренный по заданному их уровню.

Длительностью переключения выходного сигнала называется временной интервал, в течение которого выходное напряжение логического элемента меняется от 0,1 до 0,9 значения напряжения логического перепада.

#### **Описание лабораторного модуля**

В лабораторной работе используется модуль «Задание сигналов и логические элементы». Внешний вид лабораторного модуля изображен на рис. 1.11.

На лицевую панель нанесены УГО логических элементов. В качестве индикаторов логического уровня используются светодиоды, подключённые к выходам буферных элементов. Свечение светодиода соответствует наличию логического нуля на буферном входе.

На лицевой панели модуля находится несколько функциональных полей.

*Поле логических элементов*

Предназначено для выполнения лабораторных работ, связанных с изучением базовых логических элементов, используемых в цифровой электронике.

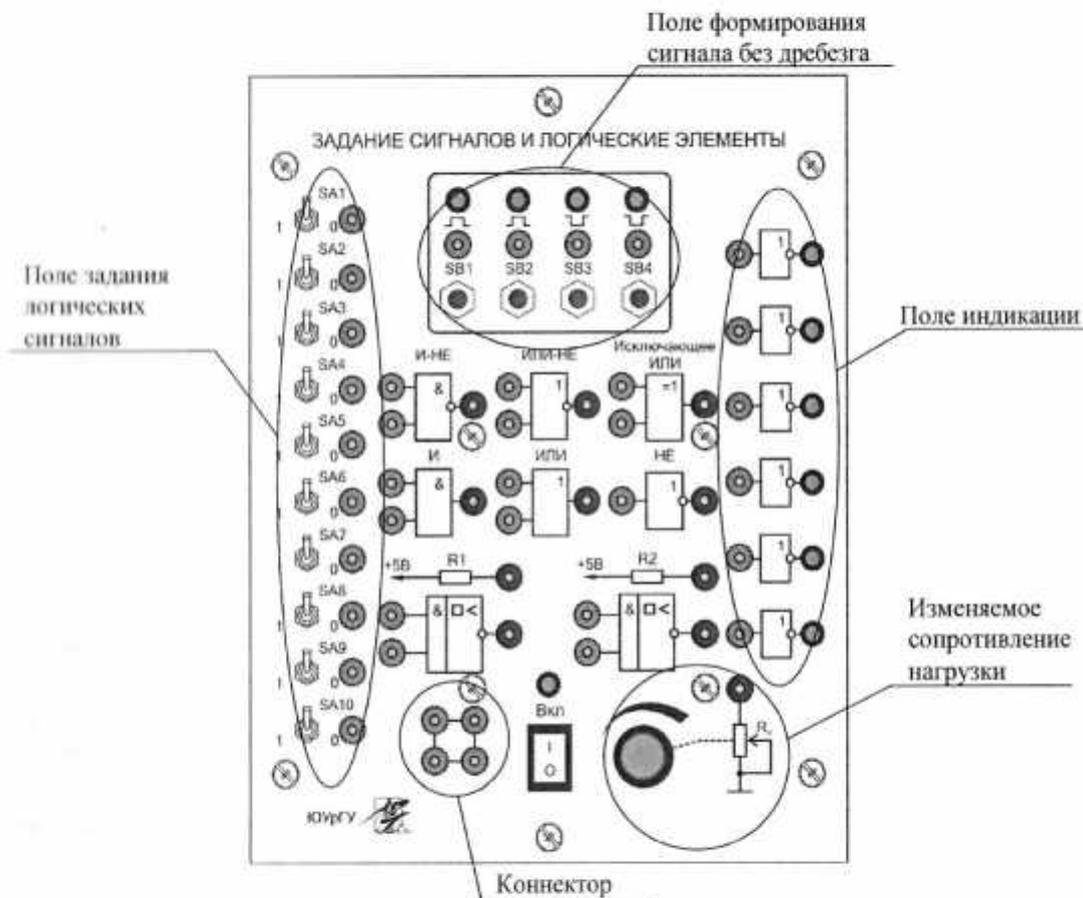


Рис. 1.11. Внешний вид лабораторного модуля «Задание сигналов и логические элементы»

*Поле задания логических сигналов*

Предназначено для:

- задания логических уровней («0» или «1», при помощи переключателей SA1...SA10), рис. 1.11, рис. 1.12;
- формирования импульсов без «дребезга» положительной и отрицательной полярности (кнопки SB1...SB4, рис. 1.11), для визуального наблюдения импульсов служат четыре светодиодных индикатора.

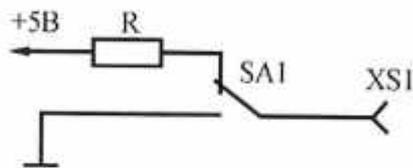


Рис. 1.12. Схема электрическая принципиальная задания логического уровня

На рис. 1.13 представлена схема формирования импульса положительной полярности на выходе  $\bar{Q}$ , и отрицательной на выходе  $Q$ .

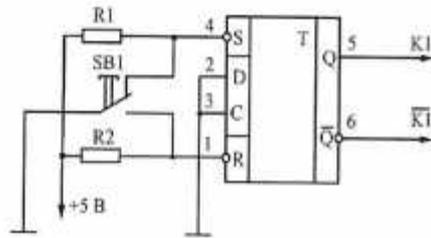


Рис. 1.13. Схема электрическая принципиальная формирования сигнала без дребезга

#### Поле индикации

Предназначено для визуального отображения состояний выходов логических элементов. На рис. 1.14 представлена схема одного элемента блока индикации.

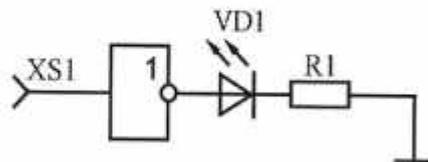


Рис. 1.14. Схема электрическая принципиальная элемента блока индикации

Подача напряжения питания на элементы модуля осуществляется переключателем питания.

Коммутация между логическими элементами, устройствами задания уровней и индикации производится при помощи соединительных проводников, входящих в состав комплекта.

Для расширения логических входов или выходов используется коннектор (рис. 1.11, рис. 1.15).

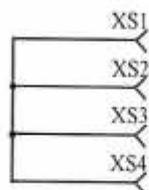


Рис. 1.15. Схема электрическая принципиальная коннектора

#### Порядок выполнения лабораторной работы

1. Изучить теоретический материал, достаточный для выполнения лабораторной работы. Ответить на контрольные вопросы, привести схему лаборатор-

ной работы и получить у преподавателя допуск к проведению лабораторной работы.

2. Согласно рис. 1.16 выполнить электрические соединения модулей для изучения способа задания логических уровней. **Монтаж схемы производить при отключенных автоматических выключателях и переключателях питания.**

Использовать:

- SA1 – тумблер модуля «Задание сигналов и логические элементы»;
- PVI – вольтметр модуля «Модуль питания и измерений».

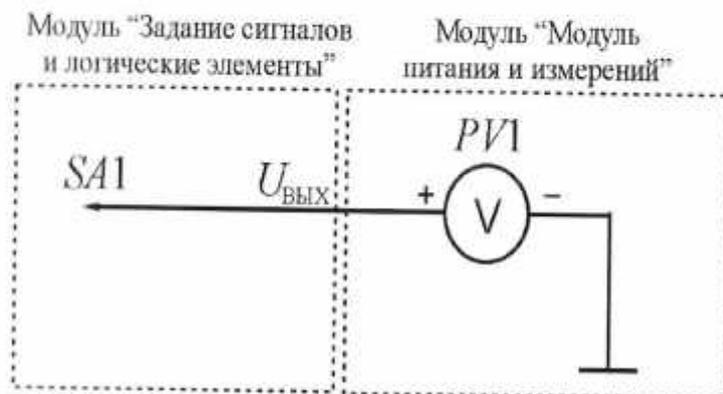


Рис. 1.16. Схема электрическая соединений лабораторных модулей для изучения способа задания логических уровней

После проверки правильности соединений схемы преподавателем или лаборантом включить автоматический выключатель и выключатель дифференциального тока «Сеть» модуля «Модуль питания и измерений», включить переключатель питания модуля «Задание сигналов и логические элементы».

3. Изменяя положение тумблера SA1 (положение 1 и 0) заносить значения напряжения  $U_{\text{ВЫХ}}$  в табл. 1.1.

Таблица 1.1

Тумблер SA1	
Положение тумблера	$U_{\text{ВЫХ}}$ , В
1	
0	

4. Повторить работы по п. 3 для других тумблеров SA2...SA10 (по указанию преподавателя).

5. Согласно рис. 1.16 выполнить электрические соединения модулей для изучения способа задания логического сигнала при помощи схемы формирования импульсов «без дребезга». **Монтаж схемы производить при отключенных автоматических выключателях и переключателях питания.**

Использовать:

- *SB1* – кнопка модуля «Задание сигналов и логические элементы»;
- *PVI* – вольтметр модуля «Модуль питания и измерений».

После проверки правильности соединений схемы преподавателем или лаборантом включить автоматический выключатель и выключатель дифференциального тока «Сеть» модуля «Модуль питания и измерений», включить переключатель питания модуля «Задание сигналов и логические элементы».

6. Нажимая на кнопку *SB1* заносить значение напряжения  $U_{\text{ВЫХ}}$  в табл. 1.2.

7. Повторить работы по п. 6 для других кнопок *SB2...SB4* (по указанию преподавателя).

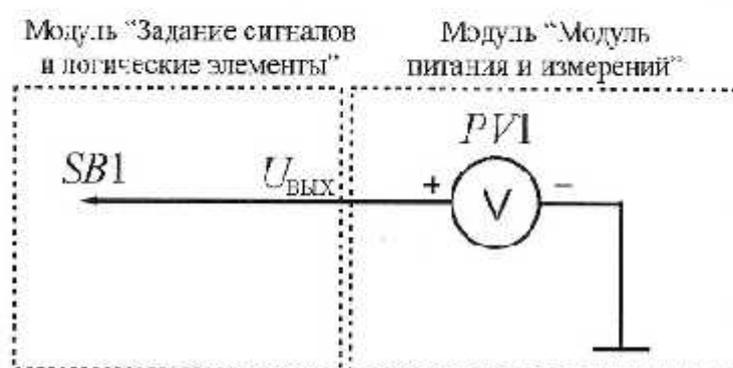


Рис. 1.16. Схема электрическая соединений лабораторных модулей для изучения способа задания логического сигнала при помощи схемы формирования импульсов «без дребезга»

Таблица 1.2

Кнопка <i>SB1</i>	
Состояние кнопки	$U_{\text{ВЫХ}}$ , В
нажата	
не нажата	

8. После оформления черновика и проверки результатов преподавателем необходимо выключить питание комплекса, разобрать схему, предоставить комплект в полном составе и исправности преподавателю или лаборанту.

9. Сделать вывод о способах задания логических уровней и логических сигналов.

#### *Контрольные вопросы*

1. Приведите определение логической переменной. Какие значения она может принимать?

2. Что общего и каковы различия статического и импульсного способов задания логического нуля и логической единицы?

- 1.
- 2.
- 3.
- 4.
- 5.

### Теоретическая часть

Перед выполнением лабораторной работы необходимо ознакомиться с теоретической частью лабораторной работы №1.

### Порядок выполнения лабораторной работы

1. Изучить теоретический материал, достаточный для выполнения лабораторной работы. Ответить на контрольные вопросы, привести схему лабораторной работы и получить у преподавателя допуск к проведению лабораторной работы.

2. Согласно рис. 2.1 выполнить электрические соединения модулей для изучения передаточной характеристики логического элемента И. **Монтаж схемы производить при отключенных автоматических выключателях и переключателях питания.**

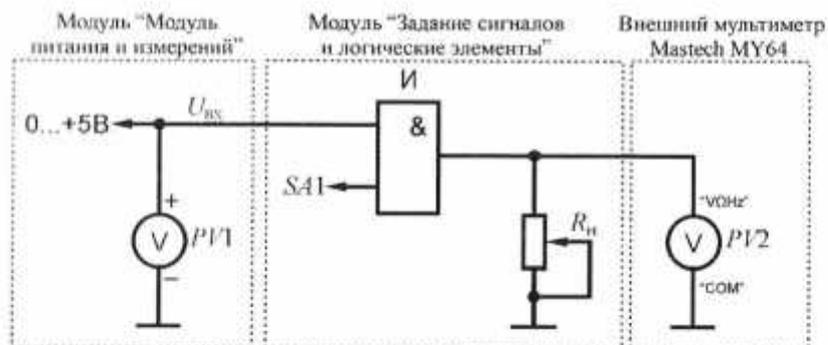


Рис. 2.1. Схема электрическая соединений лабораторных модулей для изучения передаточной характеристики логического элемента И

Использовать:

- P11 – вольтметр модуля «Модуль питания и измерений»;
- P12 – внешний мультиметр в режиме измерения постоянного напряжения с пределом до 20 В;
- $R_n$  – изменяемое сопротивление нагрузки модуля «Задание сигналов и логические элементы»;

- SA1 – тумблер модуля «Задание сигналов и логические элементы».

После проверки правильности соединений схемы преподавателем или лаборантом включить автоматический выключатель и выключатель дифференциального тока «Сеть» модуля «Модуль питания и измерений», включить переключатель питания модуля «Задание сигналов и логические элементы».

3. Установить ручку регулировки изменяемого сопротивления нагрузки  $R_{н}$  в положение максимального значения сопротивления. Тумблер SA1 переключить в положение «1».

4. Изменяя входное напряжение  $U_{вх}$  от 0 В до +5 В (ручкой регулировки «0...+5В» модуля «Модуль питания и измерений»), заносить значения входного  $U_{вх}$  (PV1) и выходного  $U_{вых}$  (PV2) напряжений в табл. 2.1. Провести не менее 10 измерений.

Таблица 2.1

$U_{вх}$ , В	$U_{вых}$ , В
0	
...	
5	

5. Используя данные табл. 2.1 построить амплитудно-передаточную характеристику логического элемента И.

6. Повторить (по указанию преподавателя) работы по п. 2-5 для других логических элементов.

7. Согласно рис. 2.2 выполнить электрические соединения модулей для изучения входной характеристики логического элемента И. **Монтаж схемы производить при отключенных автоматических выключателях и переключателях питания.**

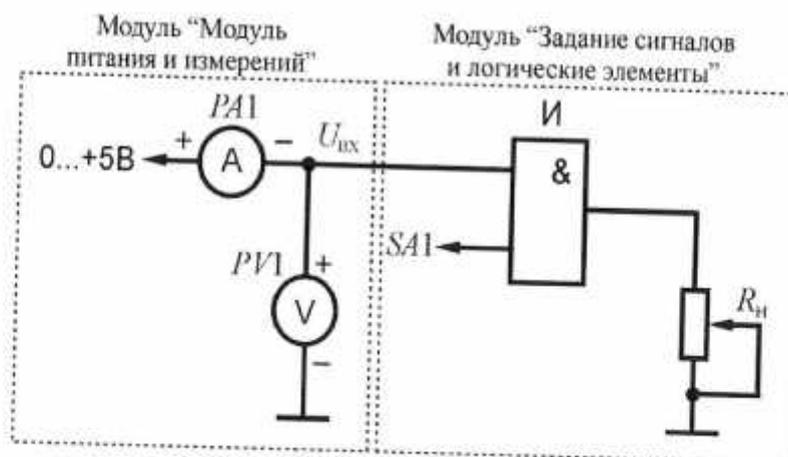


Рис. 2.2. Схема электрическая соединений лабораторных модулей для изучения входной характеристики логического элемента И

Использовать:

- $PA1$  – амперметр модуля «Модуль питания и измерений»;
- $PV1$  – вольтметр модуля «Модуль питания и измерений»;
- $R_H$  – изменяемое сопротивление нагрузки модуля «Задание сигналов и логические элементы»;
- $SA1$  – тумблер модуля «Задание сигналов и логические элементы».

После проверки правильности соединений схемы преподавателем или лаборантом включить автоматический выключатель и выключатель дифференциального тока «Сеть» модуля «Модуль питания и измерений», включить переключатель питания модуля «Задание сигналов и логические элементы».

8. Установить ручку регулировки изменяемого сопротивления нагрузки  $R_H$  в положение максимального значения сопротивления. Тумблер  $SA1$  переключить в положение «1».

9. Изменяя входное напряжение  $U_{вх}$  от 0 В до +5 В (ручкой регулировки «0...+5В» модуля «Модуль питания и измерений»), заносить значения входного  $U_{вх}$  ( $PV1$ ) напряжения и тока  $I_{вх}$  ( $PA1$ ) в табл. 2.2. Провести не менее 10 измерений.

Таблица 2.2

$I_{вх}, A$	$U_{вх}, B$
$I_1$	
...	
$I_n$	

10. Используя данные табл. 2.2 построить входную характеристику логического элемента И.

11. Повторить (по указанию преподавателя) работы по п. 7-10 для других логических элементов.

12. Согласно рис. 2.3 выполнить электрические соединения модулей для изучения выходной характеристики логического элемента И. **Монтаж схемы производить при отключенных автоматических выключателях и переключателях питания.**

Использовать:

- $PA1$  – амперметр модуля «Модуль питания и измерений»;
- $PV1$  – вольтметр модуля «Модуль питания и измерений»;
- $R_H$  – изменяемое сопротивление нагрузки модуля «Задание сигналов и логические элементы»;
- $SA1, SA2$  – тумблеры модуля «Задание сигналов и логические элементы».

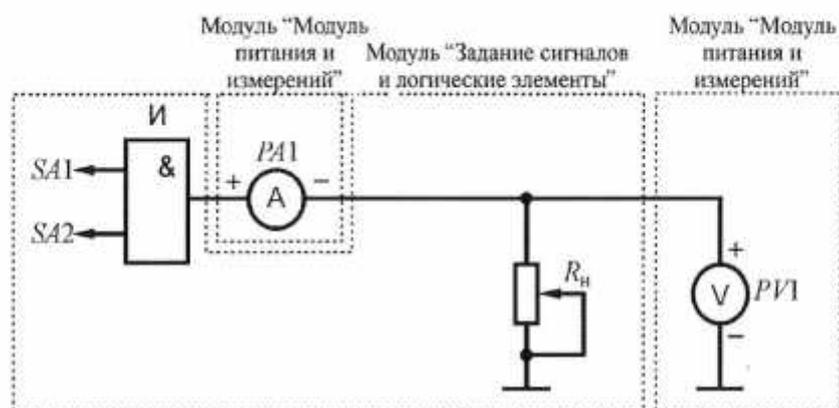


Рис. 2.3. Схема электрическая соединений лабораторных модулей для изучения выходной характеристики логического элемента И

После проверки правильности соединений схемы преподавателем или лаборантом включить автоматический выключатель и выключатель дифференциального тока «Сеть» модуля «Модуль питания и измерений», включить переключатель питания модуля «Задание сигналов и логические элементы».

13. Установить ручку регулировки изменяемого сопротивления нагрузки  $R_{н}$  в положение максимального значения сопротивления. Тумблеры  $SA1$  и  $SA2$  переключить в положение «1».

14. Изменяя сопротивление нагрузки на выходе логического элемента (вращая ручку регулировки переменного резистора  $R_{н}$ ) заносить значения выходного  $U_{\text{вых}}$  ( $PV1$ ) напряжения и тока нагрузки  $I_{н}$  ( $PA1$ ) в табл. 2.3. Провести не менее 10 измерений.

Таблица 2.3

$I_{н}, \text{A}$	$U_{\text{вых}}, \text{B}$
$I_1$	
...	
$I_n$	

15. Используя данные табл. 2.3 построить выходную характеристику логического элемента И.

16. Повторить (по указанию преподавателя) работы по п. 12-15 для других логических элементов.

17. Согласно рис. 2.4 выполнить электрические соединения модуля для изучения работы логического элемента И. **Монтаж схемы производить при отключенных автоматических выключателях и переключателях питания.**



Рис. 2.4. Схема электрическая соединений лабораторного модуля для изучения работы логического элемента И

Использовать:

- SA1, SA2 – тумблеры модуля «Задание сигналов и логические элементы».

После проверки правильности соединений схемы преподавателем или лаборантом включить автоматический выключатель и выключатель дифференциального тока «Сеть» модуля «Модуль питания и измерений», включить переключатель питания модуля «Задание сигналов и логические элементы».

Задавая различные комбинации входных логических переменных X1 и X2, контролировать выходной сигнал Y1 при помощи светодиода на выходе буферного элемента. Заполнить таблицу истинности логического элемента И (табл. 2.4).

Таблица 2.4

Логический элемент	X1	X2	Y1
И	0	0	
	0	1	
	1	0	
	1	1	

18. Согласно рис. 2.5 выполнить электрические соединения модуля для изучения работы логического элемента ИЛИ. **Монтаж схемы производить при отключенных автоматических выключателях и переключателях питания.**



Рис. 2.5. Схема электрическая соединений лабораторного модуля для изучения работы логического элемента ИЛИ

Использовать:

- SA1, SA2 – тумблеры модуля «Задание сигналов и логические элементы».

После проверки правильности соединений схемы преподавателем или лаборантом включить автоматический выключатель и выключатель дифференциального тока «Сеть» модуля «Модуль питания и измерений», включить переключатель питания модуля «Задание сигналов и логические элементы».

Задавая различные комбинации входных логических переменных X1 и X2, контролировать выходной сигнал Y1 при помощи светодиода на выходе буферного элемента. Заполнить таблицу истинности логического элемента ИЛИ (табл. 2.5).

Таблица 2.5

Логический элемент	X1	X2	Y1
ИЛИ	0	0	
	0	1	
	1	0	
	1	1	

19. Согласно рис. 2.6 выполнить электрические соединения модуля для изучения работы логического элемента НЕ. **Монтаж схемы производить при отключенных автоматических выключателях и переключателях питания.**

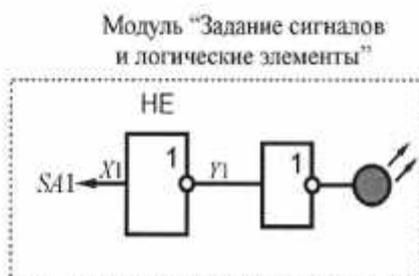


Рис. 2.6. Схема электрическая соединений лабораторного модуля для изучения работы логического элемента НЕ

Использовать:

- SA1 – тумблер модуля «Задание сигналов и логические элементы».

После проверки правильности соединений схемы преподавателем или лаборантом включить автоматический выключатель и выключатель дифференциального тока «Сеть» модуля «Модуль питания и измерений», включить переключатель питания модуля «Задание сигналов и логические элементы».

Задавая различные значения входной логической переменной X1, контролировать выходной сигнал Y1 при помощи светодиода на выходе буферного элемента. Заполнить таблицу истинности логического элемента НЕ (табл. 2.6).

Таблица 2.6

Логический элемент	X1	Y1
НЕ	0	
	1	

20. Согласно рис. 2.7 выполнить электрические соединения модуля для изучения работы логического элемента И-НЕ. **Монтаж схемы производить при отключенных автоматических выключателях и переключателях питания.**



Рис. 2.7. Схема электрическая соединений лабораторного модуля для изучения работы логического элемента И-НЕ

Использовать:

- SA1, SA2 – тумблеры модуля «Задание сигналов и логические элементы».

После проверки правильности соединений схемы преподавателем или лаборантом включить автоматический выключатель и выключатель дифференциального тока «Сеть» модуля «Модуль питания и измерений», включить переключатель питания модуля «Задание сигналов и логические элементы».

Задавая различные комбинации входных логических переменных X1 и X2, контролировать выходной сигнал Y1 при помощи светодиода на выходе буферного элемента. Заполнить таблицу истинности логического элемента И-НЕ (табл. 2.7).

Таблица 2.7

Логический элемент	X1	X2	Y1
И-НЕ	0	0	
	0	1	
	1	0	
	1	1	

21. Согласно рис. 2.8 выполнить электрические соединения модуля для изучения работы логического элемента ИЛИ-НЕ. **Монтаж схемы производить при отключенных автоматических выключателях и переключателях питания.**



Рис. 2.8. Схема электрическая соединений лабораторного модуля для изучения работы логического элемента ИЛИ-НЕ

Использовать:

- SA1, SA2 – тумблеры модуля «Задание сигналов и логические элементы».

После проверки правильности соединений схемы преподавателем или лаборантом включить автоматический выключатель и выключатель дифференциального тока «Сеть» модуля «Модуль питания и измерений», включить переключатель питания модуля «Задание сигналов и логические элементы».

Задавая различные комбинации входных логических переменных X1 и X2, контролировать выходной сигнал Y1 при помощи светодиода на выходе буферного элемента. Заполнить таблицу истинности логического элемента ИЛИ-НЕ (табл. 2.8).

Таблица 2.8

Логический элемент	X1	X2	Y1
ИЛИ-НЕ	0	0	
	0	1	
	1	0	
	1	1	

22. Согласно рис. 2.9 выполнить электрические соединения модуля для изучения работы логического элемента исключающее ИЛИ. **Монтаж схемы производить при отключенных автоматических выключателях и переключателях питания.**



Рис. 2.9. Схема электрическая соединений лабораторного модуля для изучения работы логического элемента исключающее ИЛИ

Использовать:

- SA1, SA2 – тумблеры модуля «Задание сигналов и логические элементы».

После проверки правильности соединений схемы преподавателем или лаборантом включить автоматический выключатель и выключатель дифференциального тока «Сеть» модуля «Модуль питания и измерений», включить переключатель питания модуля «Задание сигналов и логические элементы».

Задавая различные комбинации входных логических переменных  $X1$  и  $X2$ , контролировать выходной сигнал  $Y1$  при помощи светодиода на выходе буферного элемента. Заполнить таблицу истинности логического элемента исключающее ИЛИ (табл. 2.9).

Таблица 2.9

Логический элемент	$X1$	$X2$	$Y1$
исключающее ИЛИ	0	0	
	0	1	
	1	0	
	1	1	

23. Согласно рис. 2.10 выполнить электрические соединения модуля для изучения работы логического элемента И-НЕ с открытым коллектором. **Монтаж схемы производить при отключенных автоматических выключателях и переключателях питания.**



Рис. 2.10. Схема электрическая соединений лабораторного модуля для изучения работы логического элемента И-НЕ с открытым коллектором

Использовать:

- $S_{A1}$ ,  $S_{A2}$  – тумблеры модуля «Задание сигналов и логические элементы».

После проверки правильности соединений схемы преподавателем или лаборантом включить автоматический выключатель и выключатель дифференциального тока «Сеть» модуля «Модуль питания и измерений», включить переключатель питания модуля «Задание сигналов и логические элементы».

Задавая различные комбинации входных логических переменных  $X1$  и  $X2$ , контролировать выходной сигнал  $Y1$  при помощи светодиода на выходе буферного элемента. Заполнить таблицу истинности логического элемента И-НЕ с открытым коллектором (табл. 2.10).

Таблица 2.10

Логический элемент	$X_1$	$X_2$	$Y_1$
И-НЕ с открытым коллектором	0	0	
	0	1	
	1	0	
	1	1	

24. Согласно рис. 2.11 выполнить электрические соединения модуля для изучения работы схемного И. **Монтаж схемы производить при отключенных автоматических выключателях и переключателях питания.**

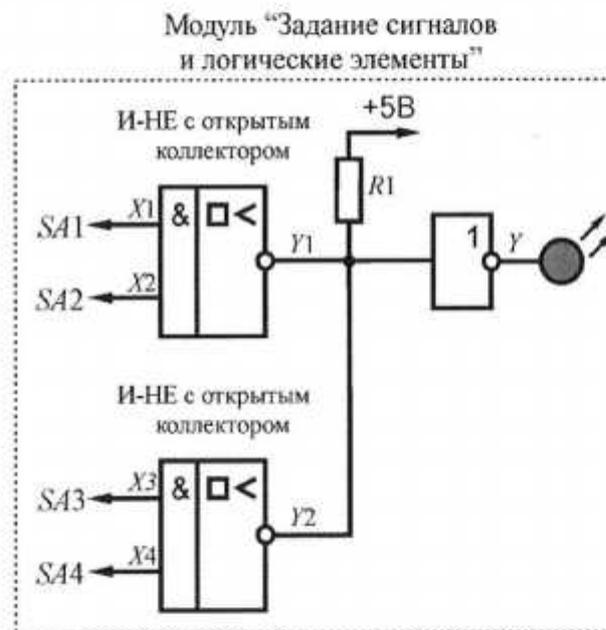


Рис. 2.11. Схема электрическая соединений лабораторного модуля для изучения работы схемного И

Использовать:

- $SA1...SA4$  – тумблеры модуля «Задание сигналов и логические элементы».

После проверки правильности соединений схемы преподавателем или лаборантом включить автоматический выключатель и выключатель дифференциального тока «Сеть» модуля «Модуль питания и измерений», включить переключатель питания модуля «Задание сигналов и логические элементы».

Задавая различные комбинации входных логических переменных  $X_1$  и  $X_2$ ,  $X_3$  и  $X_4$  контролировать выходной сигнал  $Y$  при помощи светодиода на выходе буферного элемента. Заполнить таблицу истинности схемного И (табл. 2.11).

Таблица 2.11

	X1	X2	X3	X4	Y
схемное И	0	0	0	0	
	0	0	0	1	
	0	0	1	0	
	0	0	1	1	
	0	1	0	0	
	0	1	0	1	
	0	1	1	0	
	0	1	1	1	
	1	0	0	0	
	1	0	0	1	
	1	0	1	0	
	1	0	1	1	
	1	1	0	0	
	1	1	0	1	
	1	1	1	0	
	1	1	1	1	

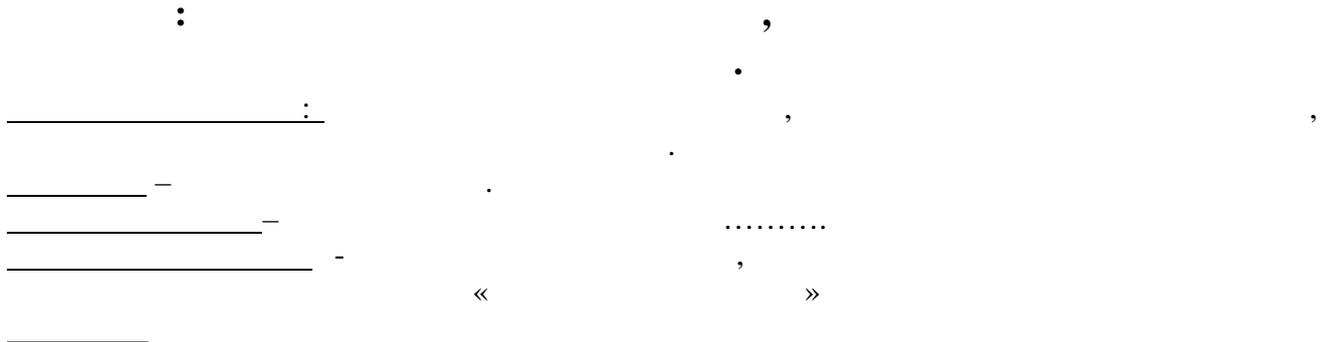
25. После оформления черновика и проверки результатов преподавателем необходимо выключить питание комплекта, разобрать схему, предоставить комплект в полном составе и исправности преподавателю или лаборанту.

26. Сравнить амплитудно-передаточные (табл. 2.1), входные (табл. 2.2) и выходные (табл. 2.3) характеристики, таблицы истинности (табл. 2.4 – табл. 2.11) различных логических элементов, привести временные диаграммы, сделать вывод.

Сравнить экспериментальные (табл. 2.4 – табл. 2.11) и справочные таблицы истинности, сделать вывод.

### *Контрольные вопросы*

1. Приведите определение логической переменной и логического сигнала. Какие значения они могут принимать?
2. Приведите определение и пример таблицы истинности.
3. Какие логические элементы являются базовыми?
4. Приведите основные операции булевой алгебры. Приведите способы задания логической функции.
5. Приведите УГО базовых логических элементов.
6. Приведите методику построения схемы логического устройства при помощи логической функции.
7. Приведите классификацию логических устройств по принципу действия.
8. Приведите динамические параметры логических элементов.



- 1.
- 2.
- 3.
- 4.
- 5.

### *Теоретическая часть*

Особенностью последовательностных логических устройств является зависимость состояния выхода не только от действующих в настоящий момент времени на входе логических переменных, но и от тех значений переменных, которые действовали на входе в предыдущие моменты времени. То есть последовательностная схема, в отличие от комбинационной, обладает памятью. Функцию запоминания значений логических переменных в цифровых схемах выполняют так называемые триггерные элементы, или триггеры.

Триггер – это схема, имеющая два устойчивых состояния, в которых она может находиться сколь угодно долго до прихода управляющего воздействия, т.е. триггер является элементарной ячейкой памяти.

При описании работы триггера приняты следующие соглашения (триггер имеет прямой выход  $Q$  и инверсный выход  $\bar{Q}$ ):

- если  $Q = 1$ , а  $\bar{Q} = 0$ , то триггер находится в состоянии установки, или просто установлен;
- если  $Q = 0$ , а  $\bar{Q} = 1$ , то триггер находится в сброшенном состоянии, или просто сброшен.

Существующие типы триггеров могут быть классифицированы по различным признакам. Наиболее часто триггеры классифицируют по типу используемых информационных входов триггера:

$R$  – вход сброса триггера ( $Q = 0$ );

$S$  – вход установки триггера ( $Q = 1$ );

$K$  – вход сброса двухтактного триггера ( $Q = 0$ );

$J$  – вход установки двухтактного триггера ( $Q = 1$ );

$T$  – счетный вход триггера;

$D$  – информационный вход переключения триггера в состояние, соответствующее логическому уровню на этом входе;

$C$  – синхронизирующий вход.

В зависимости от типа используемых входов различают  $RS$ -,  $D$ -,  $T$ -,  $JK$ -триггеры.

По моменту реакции на входной сигнал триггеры подразделяют на асинхронные и синхронные.

Асинхронный триггер изменяет свое состояние непосредственно в момент изменения логического уровня на его информационных входах, то есть его непосредственная реакция на изменение входного логического уровня подобна реакции комбинационного элемента.

Синхронный триггер изменяет свое состояние лишь в строго определенные (тактовые) моменты времени, соответствующие действию активного уровня на его синхронизирующем входе  $C$ , и не реагирует на любые изменения информационных сигналов при пассивном уровне на входе  $C$ .

Асинхронный  $RS$ -триггер (рис. 5.1) реализованный на двух элемента И-НЕ, снабжен двумя информационными входами  $\bar{R}$  и  $\bar{S}$ , активный уровень для них низкий (логический 0). Установка производится при подаче на входе  $\bar{S}$  низкого уровня (логического 0). Сброс происходит при подаче на вход  $\bar{R}$  низкого уровня (логического 0). Если на входы  $\bar{S}$  и  $\bar{R}$  одновременно подать напряжение высокого уровня, то состояния выходов триггера останутся без изменения (режим хранения).

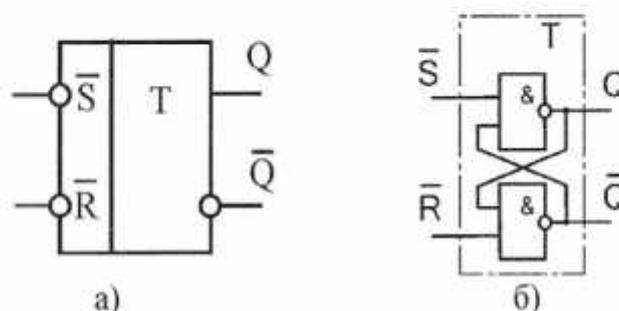


Рис. 5.1. Условное графическое обозначение асинхронного  $RS$ -триггера (а) и его логическая структура (б)

Комбинация состояния входов  $\bar{R} = \bar{S} = 0$  асинхронного  $RS$ -триггера запрещена, так как в этом случае невозможно определить состояние триггера (табл. 5.1).

Таблица 5.1  
Режимы работы асинхронного  $RS$ -триггера

Вход		Выход		Режим работы
$\bar{S}$	$\bar{R}$	$Q$	$\bar{Q}$	
0	0	1	1	Неопределенность
1	0	0	1	Сброс
0	1	1	0	Установка
1	1	$Q$	$\bar{Q}$	Хранение

*Синхронный  $RS$ -триггер* (рис. 5.2) может быть реализован на базе асинхронного  $RS$ -триггера. В большинстве схем необходимо переключение всех элементов в определенный момент времени по сигналам тактового генератора. При этом добавляется третий синхронизирующий вход  $C$ . Состояние синхронного  $RS$ -триггера изменяется при входных комбинациях  $R$  и  $S$  аналогично асинхронному  $RS$ -триггеру, но в момент прихода тактового импульса на вход  $C$ . Переключение данного триггера возможно лишь при появлении положительного перепада импульса на тактовом входе  $C$  (табл. 5.2).

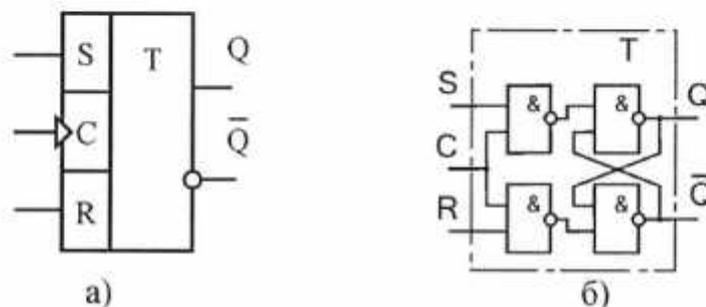


Рис. 5.2. Условное графическое обозначение синхронного  $RS$ -триггера (а) и его логическая структура (б)

Таблица 5.2  
Режимы работы синхронного  $RS$ -триггера

$C$	Вход		Выход		Режим работы
	$S$	$R$	$Q$	$\bar{Q}$	
$\uparrow$	0	0	$Q$	$\bar{Q}$	Хранение
$\uparrow$	0	1	0	1	Сброс
$\uparrow$	1	0	1	0	Установка
$\uparrow$	1	1	1	1	Неопределенность

*D-триггер* (рис. 5.3, а) может быть получен из синхронного *RS*-триггера (рис. 5.3, б). Приход тактового импульса, при наличии логической 1 на входе *D*, переключает триггер в состояние установки. Приход тактового импульса при наличии логического 0 на входе *D* сбрасывает триггер. В связи с такой особенностью, такой триггер называют триггером задержки, т. е. он переписывает состояние входа *D* на выход с задержкой до прихода тактового импульса.

Для организации записи и хранения информации используется вход *C*. Информация от входа *D* передается на выходы *Q* и  $\bar{Q}$  по положительному перепаду импульса на тактовом входе *C*. Для корректного переключения триггера, логический уровень на входе *D* следует устанавливать заранее перед приходом тактового перепада (табл. 5.3).

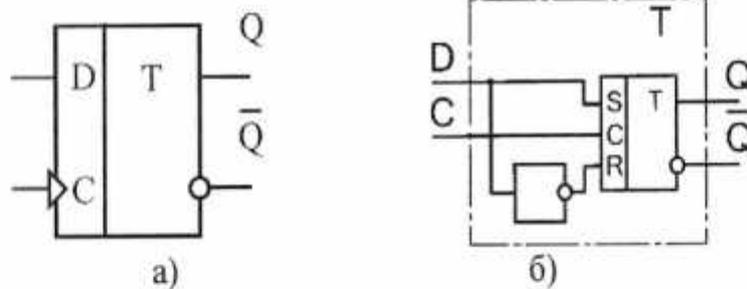


Рис. 5.3. Условное графическое обозначение *D*-триггера (а) и его логическая структура (б)

Таблица 5.3

Режимы работы *D*-триггера

Вход		Выход		Режим работы
<i>D</i>	<i>C</i>	$\underline{Q}$	$\bar{Q}$	
0	↑	0	1	Синхронный сброс
1	↑	1	0	Синхронная установка

*Однотактный JK-триггер* (рис. 5.4) является наиболее универсальным. Входы *J* и *K* соответствуют входам *S* и *R* синхронного *RS*-триггера. Отличие *JK*-триггера от синхронного *RS*-триггера состоит в том, что в *JK*-триггере нет запрещенного состояния входов. При состоянии входов  $J = 1, K = 0$  появление тактового импульса на входе *C* (положительный перепад) переключает *JK*-триггер в состояние установки. При состоянии входов  $J = 0, K = 1$  появление тактового импульса на входе *C* сбрасывает *JK*-триггер. Состояние входов  $J = 0, K = 0$  соответствует режиму хранения информации и появление тактового импульса на входе *C* не изменяет состояния триггера.

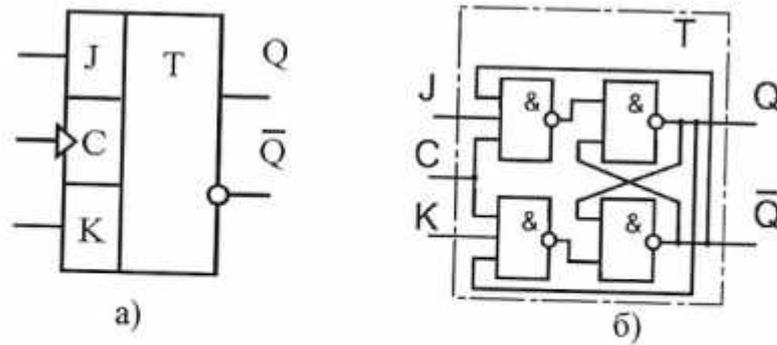


Рис. 5.4. Условное графическое обозначение однотактного *JK*-триггера (а) и его логическая структура (б)

При состоянии входов  $J = 1, K = 1$  *JK*-триггер работает в переключающем режиме, т.е. с каждым тактовым импульсом (положительный перепад) состояние триггера меняется на противоположное (табл. 5.4).

Таблица 5.4  
Режимы работы однотактного *JK*-триггера

Вход			Выход		Режим работы
<i>C</i>	<i>J</i>	<i>K</i>	$\underline{Q}$	$\overline{\underline{Q}}$	
$\uparrow$	0	0	$\underline{Q}$	$\overline{\underline{Q}}$	Хранение
$\uparrow$	0	1	0	1	Сброс
$\uparrow$	1	0	1	0	Установка
$\uparrow$	1	1	$\overline{\underline{Q}}$	$\underline{Q}$	Переключение

*Двухтактный JK-триггер* (рис. 5.5). Особенность триггера состоит в том, что переключение происходит по спаду тактовых импульсов, благодаря чему появляется возможность создавать более сложные схемы счетчики и регистры. Режимы работы двухтактного *JK*-триггера приведены в табл. 5.5.

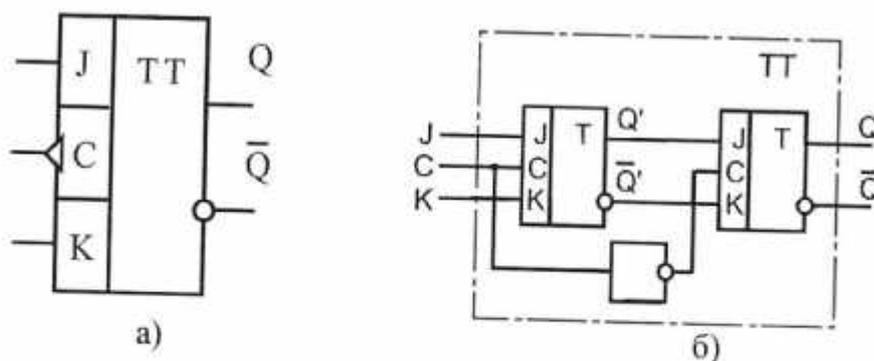


Рис. 5.5. Условное графическое обозначение двухтактного *JK*-триггера (а) и его логическая структура (б)

Принцип действия пояснен ниже на примере временной диаграммы (рис. 5.6).

С приходом тактового импульса (по его фронту) первый триггер переключается в состояние, сформированное соответствующим состоянием входов  $J$  и  $K$ . В момент действия тактового импульса на входе  $C$  второго триггера сохраняется состояние низкого уровня (логического 0). По спаду тактового импульса на входе  $C$  на выходе второго триггера появляется высокий уровень (логическая 1), и информация, записанная на первом такте в первый триггер, переписывается на выход второго триггера, т.е. двухтактный триггер обеспечивает развязку между выходом и входом на время действия тактового импульса. Двухтактный  $JK$ -триггер изменяет свое состояние по спаду тактового импульса.

Таблица 5.5  
Режимы работы двухтактного  $JK$ -триггера

Вход			Выход		Режим работы
$C$	$J$	$K$	$Q$	$\bar{Q}$	
↓	0	0	$Q$	$\bar{Q}$	Хранение
↓	0	1	0	1	Сброс
↓	1	0	1	0	Установка
↓	1	1	$\bar{Q}$	$Q$	Переключение

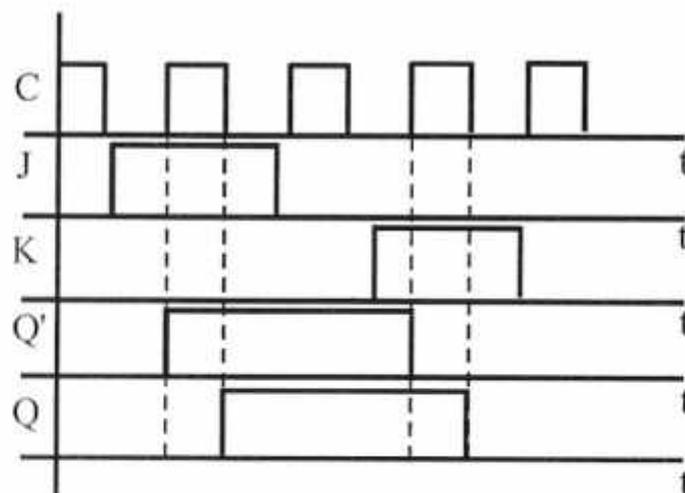


Рис. 5.6. Временные диаграммы работы двухтактного  $JK$ -триггера

$T$ -триггер (рис. 5.7) представляет собой  $JK$ -триггер работающий в переключающем режиме (табл. 5.6), т.е.  $T$ -триггер представляет собой делитель частоты на два. Реализуется на базе  $JK$ -триггера объединением входов  $J$ ,  $K$  и  $C$  в один вход  $T$ . Такой триггер изменяет свое состояние на противоположное по фронту управляющего сигнала на входе  $T$ .

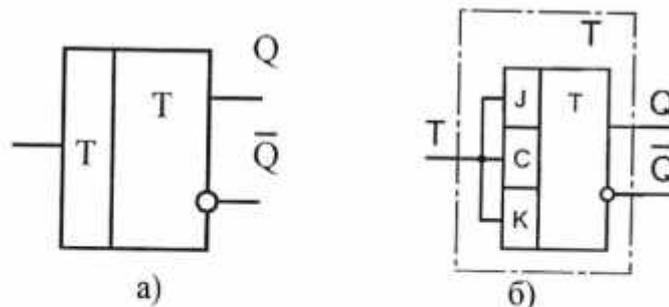


Рис. 5.7. Условное графическое обозначение  $T$ -триггера (а) и его логическая структура (б)

Таблица 5.6  
Режимы работы  $T$ -триггера

$T$	$Q$	$\bar{Q}$
0	0	1
1	1	0

### Описание лабораторного модуля

Работа проводится на лабораторном модуле «Триггеры». Внешний вид лабораторного модуля представлен на рис. 5.8.

На лицевой панели приведены условные графические обозначения триггерных устройств. Подача напряжения питания на элементы модуля осуществляется переключателем питания.

Коммутация между триггерными устройствами и устройствами задания логических уровней и индикации осуществляется при помощи соединительных проводников, входящих в состав комплекта.

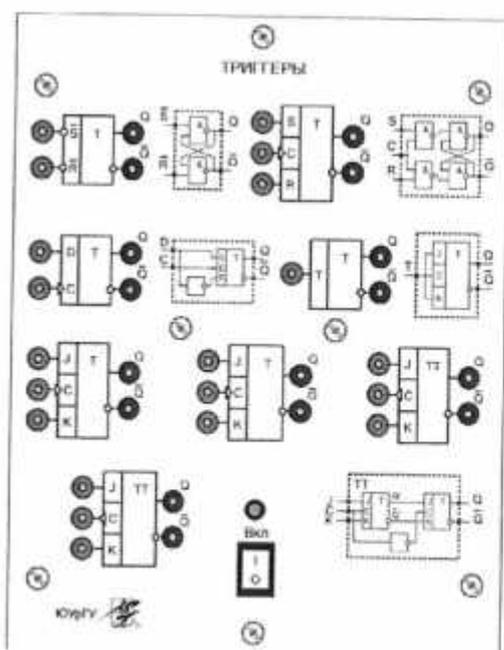


Рис. 5.8. Внешний вид лицевой панели лабораторного модуля «Триггеры»

### Порядок выполнения лабораторной работы

1. Изучить теоретический материал, достаточный для выполнения лабораторной работы. Ответить на контрольные вопросы, привести схему лабораторной работы и получить у преподавателя допуск к проведению лабораторной работы.

2. Согласно рис. 5.9 выполнить электрические соединения модулей для изучения работы асинхронного  $RS$ -триггера. Монтаж схемы производить при отключенных автоматических выключателях и переключателях питания.

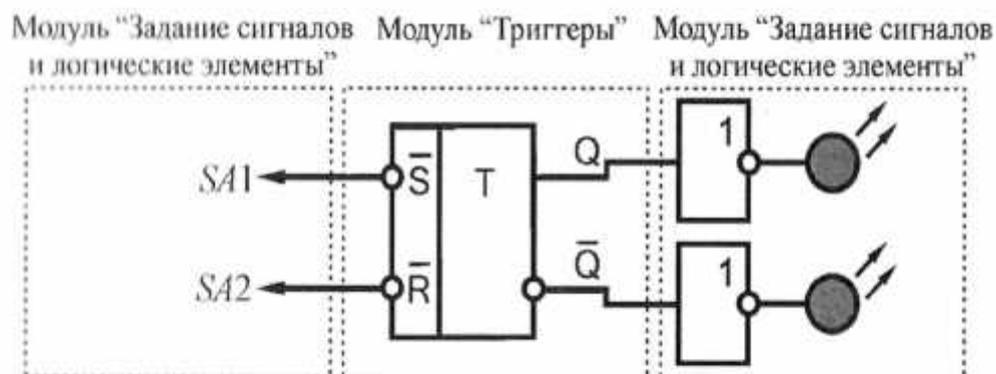


Рис. 5.9. Схема электрическая соединений лабораторных модулей для изучения работы асинхронного  $RS$ -триггера

Использовать:

- $SA1...SA2$  – тумблеры модуля «Задание сигналов и логические элементы».

После проверки правильности соединений схемы преподавателем или лаборантом включить автоматический выключатель и выключатель дифференциального тока «Сеть» модуля «Модуль питания и измерений», включить переключатели питания соответствующих модулей.

Состояния выходов  $Q$  и  $\bar{Q}$  триггера контролировать при помощи светодиодов на выходе буферных элементов (рис. 5.9). Задавая различные комбинации логических уровней на входах  $\bar{S}$  и  $\bar{R}$  заполнить таблицу режимов работы асинхронного  $RS$ -триггера (табл. 5.7).

Таблица 5.7

Вход		Выход		Режим работы
$\bar{S}$	$\bar{R}$	$Q$	$\bar{Q}$	
0	0			
0	1			
1	0			
1	1			

3. Согласно рис. 5.10 выполнить электрические соединения модулей для изучения работы синхронного *RS*-триггера. **Монтаж схемы производить при отключенных автоматических выключателях и переключателях питания.**

Модуль “Задание сигналов и логические элементы”    Модуль “Триггеры”    Модуль “Задание сигналов и логические элементы”

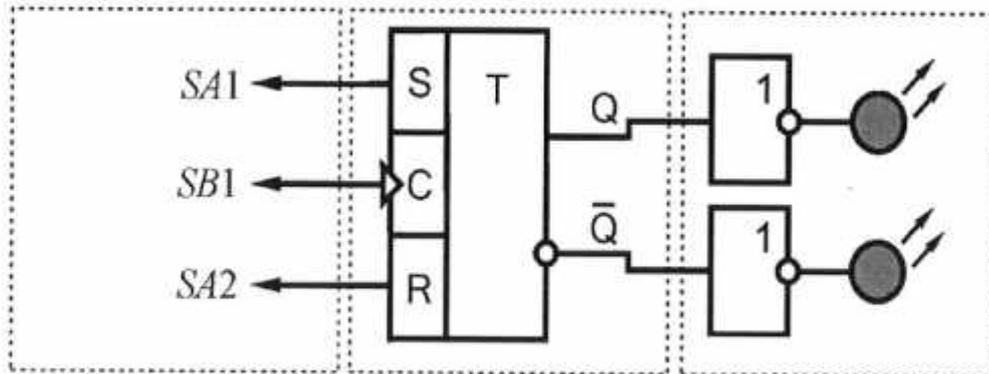


Рис. 5.10. Схема электрическая соединений лабораторных модулей для изучения работы синхронного *RS*-триггера

Использовать:

- *SA1...SA2* – тумблеры модуля «Задание сигналов и логические элементы»;
- *SB1* – кнопка модуля «Задание сигналов и логические элементы».

После проверки правильности соединений схемы преподавателем или лаборантом включить автоматический выключатель и выключатель дифференциального тока «Сеть» модуля «Модуль питания и измерений», включить переключатели питания соответствующих модулей.

Состояния выходов *Q* и  $\bar{Q}$  триггера контролировать при помощи светодиодов на выходе буферных элементов (рис. 5.10). Задавая различные комбинации логических уровней на входах *S*, *R* и подавая тактовые импульсы на вход *C* заполнить таблицу режимов работы синхронного *RS*-триггера (табл. 5.8).

Таблица 5.8

<i>C</i>	<i>S</i>	<i>R</i>	<i>Q</i>	$\bar{Q}$	Режим работы
↑	0	0			
↑	0	1			
↑	1	0			
↑	1	1			

4. Согласно рис. 5.11 выполнить электрические соединения модулей для изучения работы *D*-триггера. **Монтаж схемы производить при отключенных автоматических выключателях и переключателях питания.**

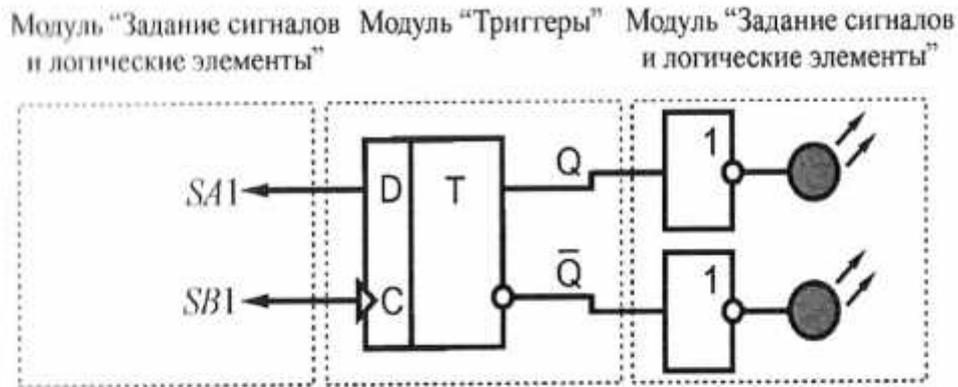


Рис. 5.11. Схема электрическая соединений лабораторных модулей для изучения работы  $D$ -триггера

Использовать:

- $SA1$  – тумблер модуля «Задание сигналов и логические элементы»;
- $SB1$  – кнопка модуля «Задание сигналов и логические элементы».

После проверки правильности соединений схемы преподавателем или лаборантом включить автоматический выключатель и выключатель дифференциального тока «Сеть» модуля «Модуль питания и измерений», включить переключатели питания соответствующих модулей.

Состояния выходов  $Q$  и  $\bar{Q}$  триггера контролировать при помощи светодиодов на выходе буферных элементов (рис. 5.11). Задавая логические уровни на входе  $D$  и подавая тактовые импульсы на вход  $C$  заполнить таблицу режимов работы  $D$ -триггера (табл. 5.9).

Таблица 5.9

Вход		Выход		Режим работы
$D$	$C$	$Q$	$\bar{Q}$	
0	↑			
1	↑			

5. Согласно рис. 5.12 выполнить электрические соединения модулей для изучения работы одноконтурного  $JK$ -триггера. **Монтаж схемы производить при отключенных автоматических выключателях и переключателях питания.**

Использовать:

- $SA1...SA2$  – тумблеры модуля «Задание сигналов и логические элементы»;
- $SB1$  – кнопка модуля «Задание сигналов и логические элементы».

После проверки правильности соединений схемы преподавателем или лаборантом включить автоматический выключатель и выключатель дифференциального тока «Сеть» модуля «Модуль питания и измерений», включить переключатели питания соответствующих модулей.

Модуль “Задание сигналов и логические элементы”      Модуль “Триггеры”      Модуль “Задание сигналов и логические элементы”

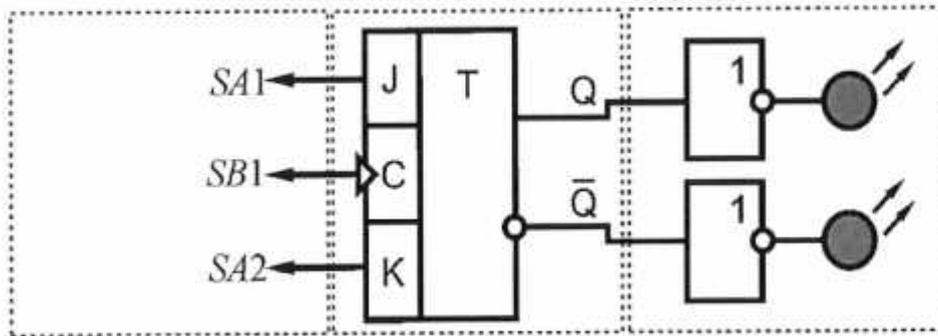


Рис. 5.12. Схема электрическая соединений типового комплекта для изучения работы однотактного *JK*-триггера

Состояния выходов  $Q$  и  $\bar{Q}$  триггера контролировать при помощи светодиодов на выходе буферных элементов (рис. 5.12). Задавая различные комбинации логических уровней на входах  $J$ ,  $K$  и подавая тактовые импульсы на вход  $C$  заполнить таблицу режимов работы однотактного *JK*-триггера (табл. 5.10).

Таблица 5.10

$C$	$J$	$K$	$Q$	$\bar{Q}$	Режим работы
↑	0	0			
↑	0	1			
↑	1	0			
↑	1	1			

6. Согласно рисунку 5.13 выполнить электрические соединения модулей для изучения работы двухтактного *JK*-триггера. **Монтаж схемы производить при отключенных автоматических выключателях и переключателях питания.**

Модуль “Задание сигналов и логические элементы”      Модуль “Триггеры”      Модуль “Задание сигналов и логические элементы”

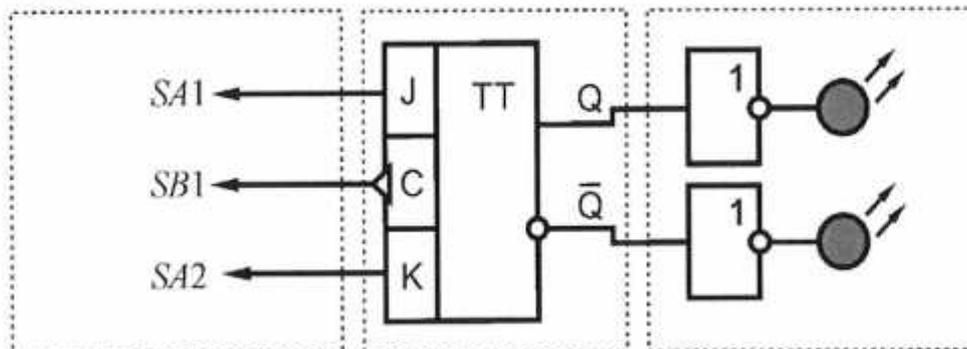


Рис. 5.13. Схема электрическая соединений лабораторных модулей для изучения работы двухтактного *JK*-триггера

Использовать:

- $S_{A1} \dots S_{A2}$  – тумблеры модуля «Задание сигналов и логические элементы»;

- $S_{B1}$  – кнопка модуля «Задание сигналов и логические элементы».

После проверки правильности соединений схемы преподавателем или лаборантом включить автоматический выключатель и выключатель дифференциального тока «Сеть» модуля «Модуль питания и измерений», включить переключатели питания соответствующих модулей.

Состояния выходов  $Q$  и  $\bar{Q}$  триггера контролировать при помощи светодиодов на выходе буферных элементов (рис. 5.13). Задавая различные комбинации логических уровней на входах  $J$ ,  $K$  и подавая тактовые импульсы на вход  $C$  заполнить таблицу режимов работы двухтактного  $JK$ -триггера (табл. 5.11).

Таблица 5.11

$C$	$J$	$K$	$Q$	$\bar{Q}$	Режим работы
↓	0	0			
↓	0	1			
↓	1	0			
↓	1	1			

7. Согласно рис. 5.14 выполнить электрические соединения модулей для изучения работы  $T$ -триггера. **Монтаж схемы производить при отключенных автоматических выключателях и переключателях питания.**

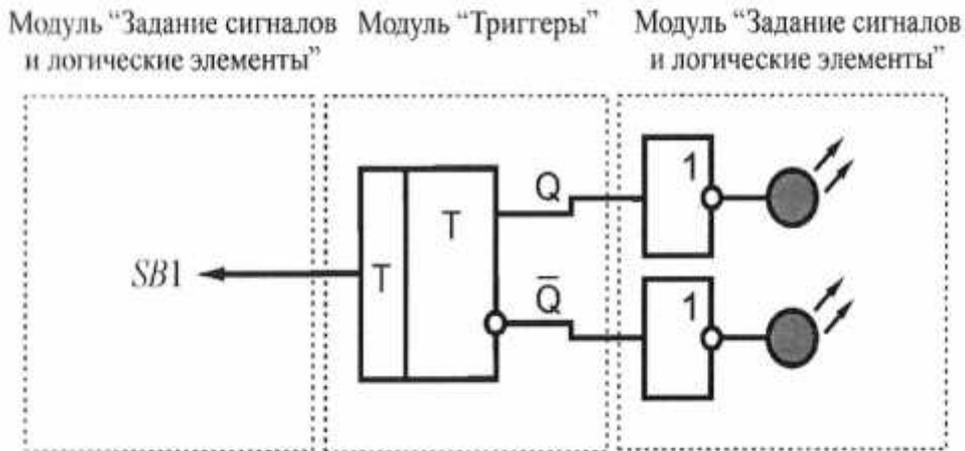


Рис. 5.14. Схема электрическая соединений лабораторных модулей для изучения работы  $T$ -триггера

Использовать

- $S_{B1}$  – кнопка модуля «Задание сигналов и логические элементы».

После проверки правильности соединений схемы преподавателем или лаборантом включить автоматический выключатель и выключатель дифференци-

ального тока «Сеть» модуля «Модуль питания и измерений», включить переключатели питания соответствующих модулей.

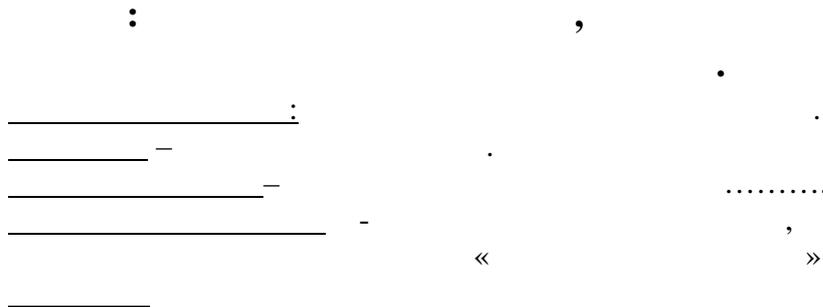
Состояния выходов  $Q$  и  $\bar{Q}$  триггера контролировать при помощи светодиодов на выходе буферных элементов (рис. 5.14). Подавая импульсы на вход  $T$  триггера (нажимая кнопку  $SB1$ ) наблюдать последовательное переключение состояния триггера.

8. После оформления черновика и проверки результатов преподавателем необходимо выключить питание комплекта, предоставить комплект в полном составе и исправности преподавателю или лаборанту.

9. Сравнить экспериментальные (табл. 5.7 – табл. 5.11) и справочные таблицы режимов работы триггеров, привести временные диаграммы, сделать вывод.

### *Контрольные вопросы*

1. Приведите определение триггера.
2. Перечислите основные виды триггеров.
3. Приведите режимы работы асинхронного  $RS$  триггера, что означает термин “неопределенность”?
4. Приведите режимы работы  $D$ -триггера.
5. Приведите режимы работы однотактного и двухтактного  $JK$ -триггеров.
6. Приведите режим работы  $T$ -триггера.



- 1.
- 2.
- 3.
- 4.
- 5.

### *Теоретическая часть*

Регистром называется последовательностное цифровое устройство, предназначенное для записи, хранения и (или) сдвига информации, представленной в виде многоразрядного двоичного кода.

Режимы работы регистров:

- установка в исходное состояние (сброс регистра);
- последовательная запись входной информации;
- параллельная запись входной информации;
- хранения информации;
- сдвиг хранимой информации вправо или влево;
- последовательная выдача хранимой информации;
- параллельная выдача хранимой информации.

По способу приема информации регистры подразделяют:

- параллельные (статические), в которые информация записывается и считывается параллельно;

- последовательные (сдвигающие), в которые информация записывается и считывается последовательно;
- последовательно-параллельные, в которые информация записывается или считывается как в параллельно, так и в последовательно.

Микросхема 74НСТ194Е – универсальный двунаправленный четырехрядный сдвиговый регистр, с режимом синхронного сдвига двоичного числа вправо или влево (рис. 7.1).

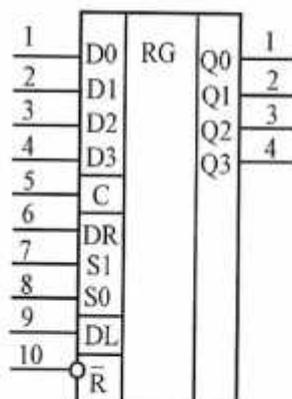


Рис. 7.1. УГО регистра 74НСТ194Е

Регистр может выполнять целый ряд функций, поскольку снабжен несколькими входами выбора режимов:  $S0$ ,  $S1$ ,  $DR$ ,  $DL$ . При наличии низкого уровня (логического 0) на входах  $S0$  и  $S1$ , регистр находится в режиме хранения информации. При высоком уровне (логической 1) на входах  $S0$  и  $S1$ , данные с параллельных входов  $D0 \dots D3$  загружаются в регистр и появляются на выходах  $Q0 \dots Q3$  в момент последующего тактового импульса на входе  $C$  (табл. 7.1).

Таблица 7.1

Режимы работы 74НСТ194Е

Режим	Вход							Выход			
	$C$	$\bar{R}$	$S1$	$S0$	$DR$	$DL$	$D_n$	$Q0$	$Q1$	$Q2$	$Q3$
Сброс	x	0	x	x	x	x	x	0	0	0	0
Хранение	x	1	0	0	x	x	x	$q_0$	$q_1$	$q_2$	$q_3$
Сдвиг влево	↑	1	1	0	x	0	x	$q_1$	$q_2$	$q_3$	0
	↑	1	1	0	x	1	x	$q_1$	$q_2$	$q_3$	1
Сдвиг вправо	↑	1	0	1	0	x	x	0	$q_0$	$q_1$	$q_2$
	↑	1	0	1	1	x	x	1	$q_0$	$q_1$	$q_2$
Параллельная загрузка	↑	1	1	1	x	x	$d_n$	$d_1$	$d_2$	$q_2$	$d_3$

При низком уровне (логическом 0) на входе  $S1$  и высоком (логической 1) на  $S0$ , двоичное число, поступающее на вход последовательных данных  $DR$ , сдвигается в регистре вправо (от  $Q0$  к  $Q3$ ). При обратном соотношении уровней на входах  $S1$  и  $S0$  двоичное число принимается последовательным входом  $DL$  и затем при каждом тактовом импульсе сдвигается влево, т.е. от  $Q3$  к  $Q0$ .

При подаче на вход  $\bar{R}$  низкого уровня (логического 0) происходит сброс и на выходах  $Q0... Q3$  устанавливается низкий уровень (логический 0).

Микросхема  $74HC374N$  – восьмиразрядный регистр-защелка данных, выходные буферные усилители которого имеют третье  $Z$ -состояние (рис. 7.2).

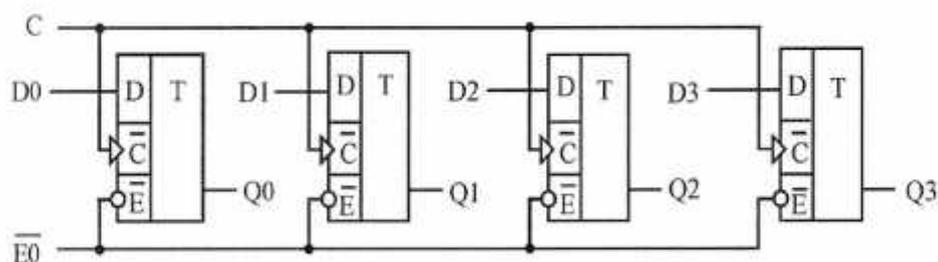


Рис. 7.2. УГО регистра типа  $74HC374N$

Схема регистра состоит из двух частей. Входная часть – это восемь триггеров с тактовым входом разрешения параллельной записи  $C$ , состояние регистра меняется по фронту тактовых импульсов  $C$ . Выходная часть – устройство управляемое по входу разрешения  $\bar{E0}$ , ее восемь буферных ключевых выходных усилителей отличаются большой нагрузочной способностью и имеют третье  $Z$ -состояние (табл. 7.2).

Таблица 7.2

Режимы работы  $74HC374N$

Режим	Вход			Выход $Q0... Q7$
	$\bar{E0}$	$C$	$D_n$	
Загрузка и считывание	0	↑	0	0
	0	↑	1	1
Загрузка регистра и отключение выходов	1	↑	0	Z
	1	↑	1	Z

### Порядок выполнения лабораторной работы

1. Изучить теоретический материал достаточный для выполнения лабораторной работы. Ответить на контрольные вопросы и получить у преподавателя разрешение к проведению лабораторной работы.

2. Согласно рис. 7.3 выполнить электрические соединения модулей для

изучения параллельного регистра типа *74HC374N*. Монтаж схемы производить при отключенных автоматических выключателях и переключателях питания.

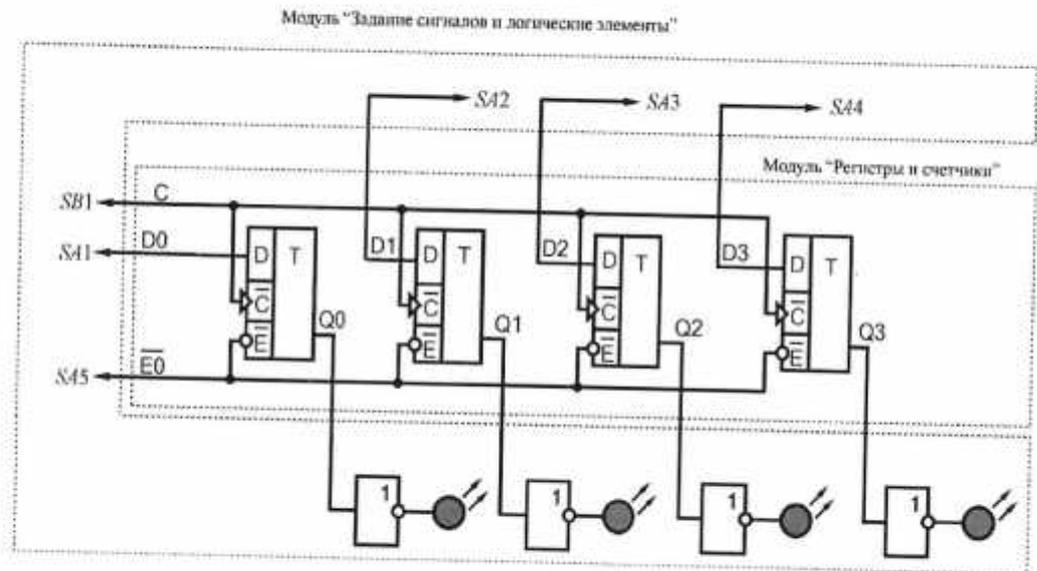


Рис. 7.3. Схема электрическая соединений лабораторных модулей для изучения параллельного регистра типа *74HC374N*

Использовать:

- *S*A1...*S*A5 – тумблеры модуля «Задание сигналов и логические элементы»;
- *S*B1 – кнопка модуля «Задание сигналов и логические элементы».

После проверки правильности соединений схемы преподавателем или лаборантом включить автоматический выключатель и выключатель дифференциального тока «Сеть» модуля «Модуль питания и измерений», включить переключатели питания соответствующих модулей.

Состояния выходов *Q*0... *Q*3 контролировать при помощи светодиодов на выходе буферных элементов (рис. 7.3). Задавая различные комбинации логических уровней на входах *D*0...*D*3,  $\overline{E}$ 0 регистра и подавая тактовые импульсы на вход *C*, заполнить таблицу режимов работы регистра типа *74HC374N* (табл. 7.3).

Таблица 7.3

Режим	Вход					Выход				
	$\overline{E}$ 0	<i>C</i>	<i>D</i> 0	<i>D</i> 1	<i>D</i> 2	<i>D</i> 3	<i>Q</i> 0	<i>Q</i> 1	<i>Q</i> 2	<i>Q</i> 3

*Примечание:* На основе такого регистра можно реализовать последовательный (сдвиговый) регистр путем последовательного соединения выходов  $Q_0... Q_2$  и входов  $D_1... D_3$  соответственно. Данные подаются на вход  $D_0$  и последовательно сдвигаются по выходам  $Q_0... Q_3$ .

3. Согласно рис. 7.4 выполнить электрические соединения модулей для изучения сдвигового регистра типа 74НСТ194Е. **Монтаж схемы производить при отключенных автоматических выключателях и переключателях питания.**

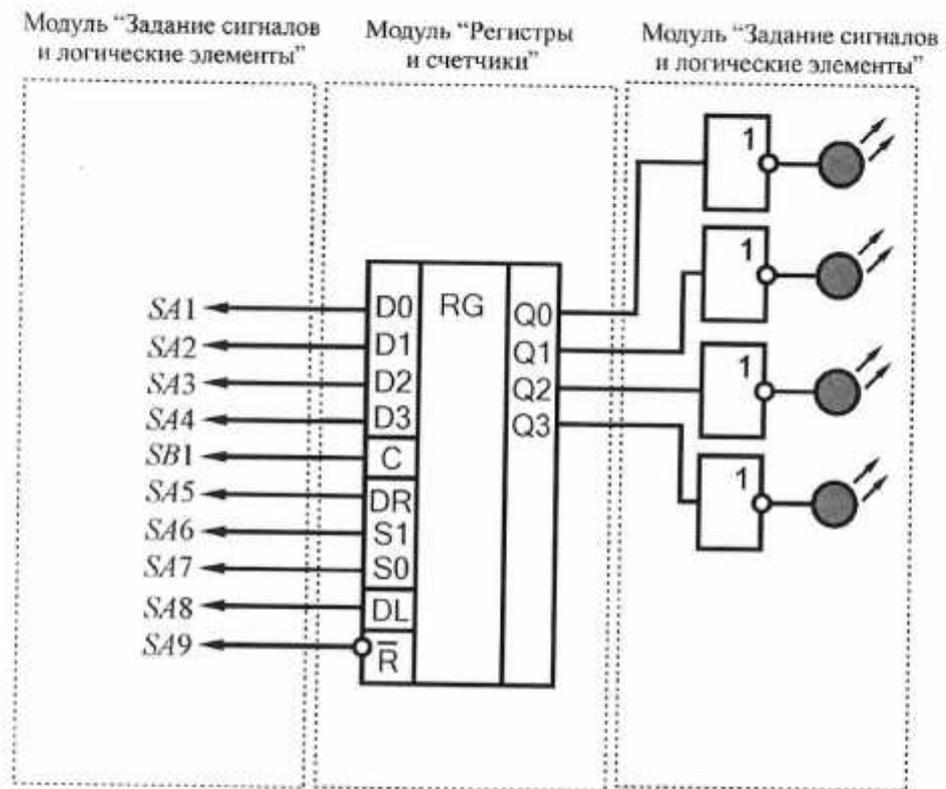


Рис. 7.4. Схема электрическая соединений комплекта для изучения сдвигового регистра типа 74НСТ194Е

Использовать:

- $SA_1...SA_9$  – тумблеры модуля «Задание сигналов и логические элементы»;
- $SB_1$  – кнопка модуля «Задание сигналов и логические элементы».

После проверки правильности соединений схемы преподавателем или лаборантом включить автоматический выключатель и выключатель дифференциального тока «Сеть» модуля «Модуль питания и измерений», включить переключатели питания соответствующих модулей.

Состояния выходов  $Q_0... Q_3$  контролировать при помощи светодиодов на выходе буферных элементов (рис. 7.4). Задавая различные комбинации логических уровней на входах  $D_0...D_3$ ,  $S_0$ ,  $S_1$ ,  $DR$ ,  $DL$ ,  $\bar{R}$  регистра и подавая тактовые

импульсы на вход  $C$ , заполнить таблицу режимов работы сдвигового регистра типа 74НСТ194Е (табл. 7.4).

Таблица 7.4

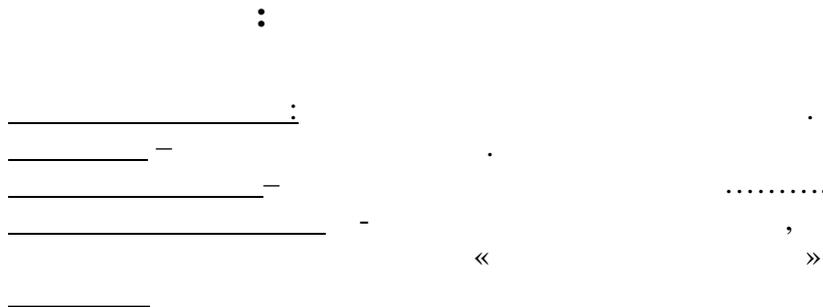
Режим	Вход							Выход			
	$C$	$\bar{R}$	$SI$	$S0$	$DR$	$DL$	$D_n$	$Q0$	$Q1$	$Q2$	$Q3$

4. После оформления черновика и проверки результатов преподавателем необходимо выключить питание комплекта, предоставить комплект в полном составе и исправности преподавателю или лаборанту.

5. Сравнить экспериментальные (табл. 7.3, табл. 7.4) и справочные таблицы режимов работы параллельного и сдвигового регистров, привести временные диаграммы, сделать вывод.

#### *Контрольные вопросы*

1. К какому виду логических устройств относятся регистры.
2. Приведите определение двоичного регистра.
3. Какие операции могут выполнять регистры.
4. Приведите классификацию регистров по способу приема информации.
5. Приведите логические схемы и условные обозначения параллельного и сдвигающего регистров.



- 1.
- 2.
- 3.
- 4.
- 5.

### *Теоретическая часть*

Счетчиком называется последовательностное цифровое устройство, которое ставит в соответствие числу импульсов на входе определенный двоичный код на выходе.

Двоичный счетчик по произвольному модулю  $M$  может быть построен на двухтактных триггерах, работающих в счетном режиме.

В цифровых схемах счетчики могут выполнять следующие операции с последовательностью импульсов и двоичными числами:

- установка в исходное состояние (сброс счетчика);
- запись входной информации;
- хранение информации;
- выдача информации;
- инкремент — увеличение хранящегося двоичного числа на единицу;
- декремент — уменьшение хранящегося двоичного числа на единицу.

Основным статическим параметром счетчика является модуль счета  $M$ , который характеризует максимальное число импульсов, после прихода которых счетчик устанавливается в исходное состояние.

Основным динамическим параметром, определяющим быстродействие счетчика, является время  $t_k$  установления информации на выходе, характеризующее временной интервал между моментом подачи входного сигнала и моментом установления новой информации на выходе.

По значению модуля счета  $M$  счетчики подразделяют:

- двоичные, модуль счета которых равен целой степени числа 2 ( $M=2^n$ );
- двоично-кодированные, в которых модуль счета может принимать любое, не равное целой степени числа 2, значение.

По направлению счета:

- суммирующие, выполняющие операцию инкремента над хранящимся двоичным числом;
- вычитающие, выполняющие операцию декремента над хранящимся двоичным числом;
- реверсивные, выполняющие в зависимости от значения управляющего сигнала над хранящимся двоичным числом либо операцию декремента, либо инкремента.

По способу организации межразрядных связей:

- счетчики с последовательным переносом или асинхронные, в которых переключение триггеров разрядных схем осуществляется последовательно.
- счетчики с параллельным переносом или синхронные, в которых переключение всех триггеров разрядных схем осуществляется одновременно по тактовому сигналу;
- счетчики с комбинированным последовательно-параллельным переносом, при котором используются различные комбинации способов переноса.

Микросхема  $74HC192E$  – четырехразрядный двоично-десятичный реверсивный счетчик (рис. 6.1). Тактовые входы счета на увеличение  $C_u$  и на уменьшение  $C_d$  в такой микросхеме отдельные. Состояние счетчика меняется по фронту тактовых импульсов на каждом из тактовых входов.

Для упрощения построения счетчиков с числом разрядов, превышающим четыре, микросхема имеет выходы окончания счета на увеличение  $\overline{TC_u}$  и уменьшение  $\overline{TC_d}$ , которые являются тактовыми сигналами переноса и заема для последующего и от предыдущего четырехразрядного счетчика. Допол-

нительной логики при последовательном соединении таких счетчиков не требуется: выходы  $\overline{TC}_u$  и  $\overline{TC}_d$  предыдущей микросхемы соединяются с выводами  $C_u$  и  $C_d$  последующей. Входы разрешения параллельной загрузки  $\overline{PE}$  и сброса  $R$  предназначены для загрузки четырехразрядного двоичного числа в счетчик и сброса соответственно. При параллельной загрузке  $\overline{PE}$  и сбросе  $R$  запрещается действие тактовой последовательности.

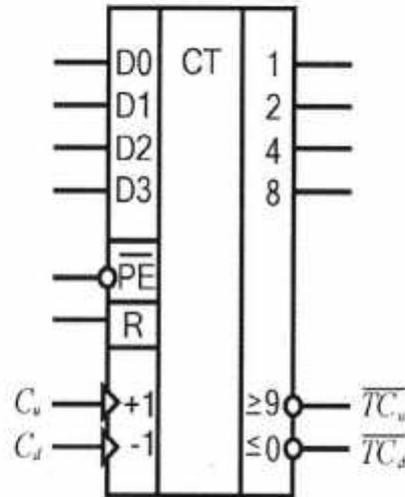


Рис. 6.1. УГО счетчика 74HC192E

Счетчик 74HC192E реализован на четырех двухтактных триггерах. Режимы работы счетчика: сброс, параллельная загрузка, а также синхронный счет на увеличение и уменьшение (табл. 6.1).

Таблица 6.1

Режимы работы счетчика 74HC192E

Режим	Вход								Выход					
	$R$	$\overline{PE}$	$C_u$	$C_d$	$D0$	$D1$	$D2$	$D3$	1	2	4	8	$\overline{TC}_u$	$\overline{TC}_d$
Сброс	1	x	x	0	x	x	x	x	0	0	0	0	1	0
	1	x	x	1	x	x	x	x	0	0	0	0	1	1
Параллельная загрузка	0	0	x	0	0	0	0	0	0	0	0	0	1	0
	0	0	x	1	0	0	0	0	0	0	0	0	1	1
	0	0	0	x	1	0	0	1	$Q_n = D_n$			0	1	
	0	0	1	x	1	0	0	1	$Q_n = D_n$			1	1	
Счет на увеличение	0	1	↑	1	x	x	x	x	Счет на увеличение			1	1	
Счет на уменьшение	0	1	1	↑	x	x	x	x	Счет на уменьшение			1	1	

При подаче на вход  $C_d$  тактового перепада, от содержимого счетчика вычитается единица. Аналогичный перепад, поданный на вход  $C_u$ , увеличивает содержимое счетчика на единицу. При использовании для счета входа  $C_u$  на входе  $C_d$  следует установить высокий уровень (логическую 1) и наоборот, при использовании для счета  $C_d$ , высокий уровень (логическую 1) следует установить на входе  $C_u$ . Первый триггер счетчика не может переключаться, если на его тактовом входе установлен низкий уровень (логический 0). Во избежание ошибок, менять направление счета следует в моменты, когда запускающий тактовый импульс установился на высоком уровне.

На выходах  $\overline{TC_u}$  (окончание счета на увеличение) и  $\overline{TC_d}$  (окончание счета на уменьшение) активный уровень – высокий. Если счет достиг максимума (число 9), с приходом следующего тактового импульса на вход  $C_u$  на выходе  $\overline{TC_u}$  установится низкий уровень (логический 0). При следующем импульсе на входе  $C_u$  на выходе  $\overline{TC_u}$  останется низкий уровень еще на время, соответствующее двойной задержке переключения логического элемента ТТЛ.

Аналогично на выходе  $\overline{TC_d}$  появится напряжение низкого уровня, если счет достиг минимума (число 0). Тактовые импульсы от выходов  $\overline{TC_u}$  и  $\overline{TC_d}$  служат, таким образом, как тактовые для последующих входов  $C_u$  и  $C_d$  при конструировании счетчиков более высокого порядка. Такие многокаскадные соединения счетчиков не полностью синхронные, поскольку на следующий счетчик тактовый импульс передается с двойной задержкой переключения.

При подаче на вход разрешения параллельной загрузки  $\overline{PE}$  низкого уровня (логического 0), двоичное число, зафиксированное ранее на параллельных входах  $D0 \dots D3$ , загружается в счетчик и появляется на его выходах 1, 2, 4, 8 независимо от сигналов на тактовых входах. Следовательно, операция параллельной загрузки – асинхронная.

Параллельная загрузка триггеров запрещается, если на вход сброса  $R$  подан высокий уровень (логическая 1). В этом случае на всех выходах 1, 2, 4, 8 установится низкий уровень (логический 0).

### *Описание лабораторного модуля*

Работа проводится на лабораторном модуле «Регистры и счетчики». Внешний вид лабораторного модуля изображен на рис. 6.2.

На лицевой панели приведены условные графические обозначения регистров и счетчиков. Питание на модуль подается переключателем питания.

Коммутация между регистрами, счетчиками и устройствами задания уровней происходит при помощи соединительных проводников, входящих в состав комплекта.

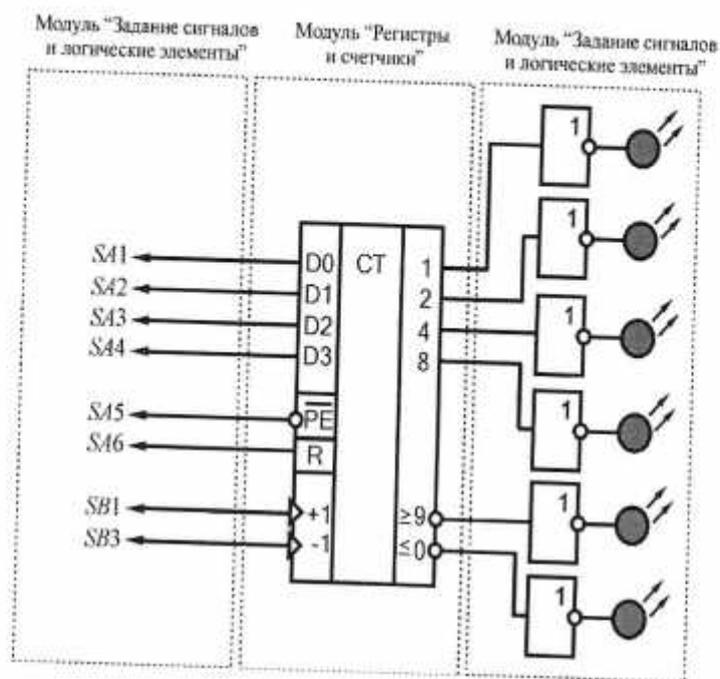


Рис. 6.4. Схема электрическая соединений лабораторных модулей для изучения четырехразрядного двоично-десятичного реверсивного счетчика типа 74HC192E

После проверки правильности соединений схемы преподавателем или лаборантом включить автоматический выключатель и выключатель дифференциального тока «Сеть» модуля «Модуль питания и измерений», включить переключатели питания соответствующих модулей.

Состояния выходов 1, 2, 4, 8,  $\geq 9$ ,  $\leq 0$  контролировать при помощи светодиодов на выходе буферных элементов (рис. 6.4). Задавая различные комбинации логических уровней на входах  $D0...D3$ ,  $R$ ,  $\overline{PE}$  счетчика и подавая тактовые импульсы на входы +1, -1 заполнить таблицу режимов работы четырехразрядного двоично-десятичного реверсивного счетчика типа 74HC192E (табл. 6.3).

Таблица 6.3

Режим	Вход								Выход					
	$R$	$\overline{PE}$	+1	-1	$D0$	$D1$	$D2$	$D3$	1	2	4	8	$\geq 9$	$\leq 0$

Обратить внимание, по какому перепаду тактового импульса происходит изменение состояния счетчика.

3. После оформления черновика и проверки результатов преподавателем необходимо выключить питание комплекта, предоставить комплект в полном составе и исправности преподавателю или лаборанту.

4. Сравнить экспериментальные (табл. 6.2, табл. 6.3) и справочные таблицы режимов работы асинхронного и реверсивного счетчиков, привести временные диаграммы, сделать вывод.

#### *Контрольные вопросы*

1. Приведите определение двоичного счетчика.
2. К какому виду логических устройств относятся счетчики?
3. Приведите основные параметры и признаки классификации счетчиков.
4. Какие операции могут выполнять счетчики?

« : » - 50% ;  
« » - 70% ;  
« » - 90% ;

- 
1. . . . . « » ,  
2020
  2. : /  
. . . , . . . .-4- .- ∴ ,  
2019
  3. : . /  
. . . .- ∴ , 2019
  4. : / . . ,  
. . . , . . . .-4- . , .-  
∴ : - , 2019
  5. : .  
. . . . / . . . .-  
∴ « »
  6. . . , . . .  
. « » , 2019
  7. . . , . . .  
. « » , 2018
  8. «  
» -